

ARCHITECTURE DES ORDINATEURS

Fonctions booléennes,
logiques combinatoire et séquentielle

Cours avec exercices et exemples en VHDL

Philippe Darche



Table des matières

Avant-propos de l'auteur	xv
Introduction	I
Chapitre I	
Fonctions booléennes et algèbre de Boole	3
1.1 Du syllogisme à la logique booléenne	3
1.2 Fonction booléenne	5
1.2.1 La variable logique et son complément	5
1.2.2 Relation d'ordre et ordre lexicographique	6
1.2.3 Définition mathématique	7
1.2.4 Représentations des états d'une fonction logique	7
La table de vérité	7
Le cercle d'Euler et le diagramme de Venn	9
La représentation cartésienne	11
Les représentations par tableau	14
L'arbre de décision binaire (<i>binary decision tree</i>)	18
Le diagramme de décision binaire (<i>binary decision diagram</i>)	21
Le logigramme	23
Conclusion	24
1.2.5 Énumération des fonctions	24
Fonctions à une variable	24
Fonctions à deux variables	25
Généralisation: fonction à n variables	26
1.2.6 Fonction complètement/incomplètement définie	27
1.3 L'algèbre de Boole	28
1.3.1 Définition	28
1.3.2 Axiomes de base	29
1.3.3 Propriétés fondamentales	29
1.3.4 Remarques générales	30
1.3.5 Expression ou forme booléenne	31

1.3.6	Liaison avec les fonctions booléennes	32
I.4	Écriture algébrique	33
1.4.1	Types d'expressions booléennes élémentaires	33
1.4.2	Variables monoforme et biforme	34
1.4.3	Minterme et maxterme	34
	Numérotation de minterme et de maxterme	35
	Exemples	35
	Généralisation	36
	Propriétés	37
1.4.4	Mise en équation algébrique des fonctions logiques	39
	Fonction complètement définie	39
	Fonction incomplètement définie	40
	Retour à la représentation graphique	42
1.4.5	Formes algébriques d'une fonction	42
	Les formes normales	42
	Les formes algébriques canoniques	43
	Passage d'une forme non canonique à une forme canonique	49
1.4.6	Écriture polynomiale	50
I.5	Compléments	50
1.5.1	Couverture d'une fonction	50
1.5.2	Fonction duale	51
1.5.3	Fonction logique de type <i>unate</i>	52
1.5.4	Fonction logiquement passive	52
1.5.5	Fonction symétrique	52
1.5.6	Fonction à seuil	52
1.5.7	Famille logique complète	53
	Opérateur complet	53
	Famille complète d'opérateurs	53
I.6	Minimisation des fonctions booléennes	54
1.6.1	Transformation simple des expressions booléennes	55
	Suppression de variables ou d'expressions booléennes élémentaires inutiles	55
	Développement d'un produit de sommes	56
	Factorisation d'une somme de produits ou d'un produit de sommes	56
	Ajout d'une expression booléenne élémentaire	56
1.6.2	Mise sous une forme précise	56
	Mise en expression avec des opérateurs NAND	57
	Mise en expression avec des opérateurs NOR	58
	Mise en expression avec des opérateurs XOR et EXOR	59
	Mise en expression avec d'autres opérateurs	63

1.6.3	Définitions de base	63
	Monôme 64	
	Expression minimale 65	
	Table des implicants premiers 65	
	Bases 67	
	Implicant premier essentiel 68	
	Synthèse 68	
1.6.4	L'approche graphique: la méthode de Karnaugh	68
	Principe de simplification 69	
	Cas des fonctions complètement définies 69	
	Cas des fonctions incomplètement définies 71	
1.6.5	Méthodes systématiques	71
	L'algorithme de Nelson 72	
	La double dualisation 74	
	L'algorithme de Quine-McCluskey 74	
	La méthode des consensus 80	
1.6.6	Synthèse	82
1.7	Conclusion	83
1.8	Annexe	84
1.9	Exercices	86
1.10	Références bibliographiques	88

Chapitre 2

Logique combinatoire	95	
2.1	Définition de base	96
2.2	Les opérateurs logiques de base	96
2.2.1	Notion de schéma synoptique	97
2.2.2	Standards de représentations graphiques	97
2.2.3	Les opérateurs logiques de base en VHDL	98
2.2.4	L'opérateur identité	99
	Interprétation dans l'algèbre des ensembles 100	
	Utilisation 100	
2.2.5	L'opérateur inverseur	100
	Interprétation dans l'algèbre des ensembles 101	
	Utilisation 101	
2.2.6	L'opérateur ET	102
	Interprétation dans l'algèbre des ensembles 103	
	Généralisation à n entrées 104	
	Utilisation 104	

2.2.7	L'opérateur OU	104
	Interprétation dans l'algèbre des ensembles	106
	Généralisation à n entrées	106
2.2.8	L'opérateur NON ET	106
	Interprétation dans l'algèbre des ensembles	108
	Généralisation à n entrées	108
	Simplification graphique	109
2.2.9	L'opérateur NON OU	109
	Interprétation dans l'algèbre des ensembles	111
	Généralisation à n entrées	111
2.2.10	L'opérateur OU exclusif	111
	Interprétation dans l'algèbre des ensembles	113
	Généralisation à n entrées	113
	Utilisation	114
2.2.11	L'opérateur NON OU exclusif	115
	Interprétation dans l'algèbre des ensembles	117
	Généralisation à n entrées	117
	Utilisation	118
2.2.12	Synthèse	118
2.3	Les opérateurs logiques composés	119
2.3.1	Le multiplexeur « deux vers un »	120
2.3.2	Le multiplexeur « p vers un »	122
2.3.3	Le démultiplexeur « un vers deux »	126
2.3.4	Le démultiplexeur « un vers p »	128
2.3.5	Le générateur de parité logique	132
2.3.6	Le comparateur binaire	136
2.3.7	L'opérateur majorité	138
2.3.8	Le compteur parallèle	140
2.3.9	Synthèse	141
2.4	Les transcodeurs	141
2.4.1	Caractéristiques générales	141
2.4.2	Le décodeur	142
2.4.3	Le décodeur sept segments	146
2.4.4	L'encodeur	149
2.4.5	L'encodeur de priorité	151
2.4.6	Le codeur binaire naturel – binaire réfléchi	153
2.4.7	Le codeur binaire réfléchi – binaire naturel	154
2.4.8	Synthèse	156
2.5	Réseaux logiques	156
2.5.1	Réseaux itératifs	156

- 2.5.2 Réseaux tributaires 158
- 2.6 Les opérateurs arithmétiques simples 159
 - 2.6.1 L'additionneur binaire naturel 160
 - Le demi-additionneur monobit 160
 - L'additionneur complet monobit 161
 - L'additionneur parallèle n bits 163
 - L'additionneur parallèle n bits à propagation de retenue série 164
 - Étude de la propagation d'une retenue 165
 - Additionneur parallèle n bits à propagation de retenue anticipée 166
 - Remarques 170
 - 2.6.2 Le soustracteur binaire naturel 171
 - Le demi-soustracteur monobit 171
 - Le soustracteur complet monobit 172
 - Le soustracteur parallèle à retenue série 174
 - 2.6.3 L'additionneur/soustracteur 176
 - L'additionneur/soustracteur en signe et module 176
 - L'additionneur/soustracteur en complément à 2^n 179
 - Synthèse 185
 - 2.6.4 Le multiplieur entier 185
 - Le multiplieur monobit 185
 - Le multiplieur parallèle 186
 - Le multiplieur entier signé 190
 - D'autres approches 192
 - 2.6.5 Le diviseur 192
 - Diviseur avec restauration 193
 - Diviseur sans restauration 194
 - Compléments d'information 195
 - 2.6.6 Synthèse 195
- 2.7 Conséquences d'une implémentation physique 196
 - 2.7.1 Retard du signal 197
 - 2.7.2 Modélisation 197
 - 2.7.3 Notion de couche logique 198
 - 2.7.4 Minimisation du circuit logique 199
 - 2.7.5 Aléas 199
- 2.8 Conclusion 200
- 2.9 Exercices 201
- 2.10 Références bibliographiques 204

Chapitre 3

Logique séquentielle	213
3.1 Définitions	213
3.1.1 Conséquences d'une implémentation physique: les retards	214
3.1.2 Notion de temps et de signal logique parfait	215
3.1.3 Notion de rebouclage d'une machine combinatoire	217
3.1.4 Système logique séquentiel	218
Éléments mémoire	220
Commande d'un système séquentiel	221
La machine de Huffman-Mealy	222
La machine de Moore	224
Passage d'une machine à une autre	225
Domaines d'utilisation	225
3.2 Outils de synthèse et d'analyse	225
3.2.1 Quelques définitions préliminaires	226
Instants	226
Les états d'une machine séquentielle	226
3.2.2 Outils de description graphique tabulaire	227
Détermination des états	228
Détermination des sorties présentes	231
Détermination des états et des sorties	232
Détermination des transitions	233
3.2.3 Autres outils de description graphique	234
Le diagramme de transitions	234
Les graphes de transitions et d'états	235
Le Grafcet	239
Les réseaux de Petri	240
Le chronogramme	241
3.2.4 Représentations algébriques	241
3.2.5 Évolution de l'état d'un système séquentiel	242
États stables et instables	242
Évolution de l'état du système dans une matrice d'états	242
3.3 Cas d'étude	243
3.3.1 Les étapes de l'analyse et de la synthèse d'une machine	244
3.3.2 Analyse de la bascule RS NOR	246
Étude du régime transitoire	248
Réduction du graphe d'états	249
Synthèse	250
3.3.3 Analyse de la bascule RS NAND	252
Étude du régime transitoire	254
Réduction du graphe d'états	254

	Synthèse	255
3.3.4	Améliorations	258
3.3.5	Synthèse d'un détecteur de sens de rotation	258
	La réduction des phases	260
	L'affectation des phases internes	261
	Autres approches de réduction et d'affectation	263
3.4	Les bascules	267
3.4.1	Définitions	267
3.4.2	Les bascules asynchrones	271
	La bascule RS asynchrone	271
	La bascule JK asynchrone	275
	L'élément C de Muller	278
3.4.3	Les bascules synchrones	279
	La bascule RS synchrone, ou RSH	279
	La bascule D déclenchable sur front	282
	La bascule D transparente	285
	La bascule JK synchronisée	287
	La bascule JK déclenchable sur front	289
	La bascule T déclenchable sur front	290
	La bascule RST déclenchable sur front	293
3.4.4	Les bascules maître-esclave	295
3.4.5	Compléments et synthèse sur les bascules	297
	Les entrées asynchrones d'initialisation	298
	Les entrées de commande combinatoires	300
	Détermination des variables d'excitation	301
	Conversions de types	302
	Synthèse	304
3.5	Opérateurs complexes	306
3.5.1	Le registre générique	306
3.5.2	Le registre mémoire	307
	Caractéristiques générales	307
	La mémoire à accès aléatoire	308
	La mémoire FIFO	309
	La pile	310
3.5.3	Le registre à décalage	311
3.5.4	Le registre universel	314
3.5.5	Le registre polynomial	316
3.5.6	Les compteurs	317
	Le compteur en anneau	319
	Le compteur de Regener	320
	Le compteur pseudo-aléatoire	320
3.5.7	Le séquenceur	323

3.5.8	Les opérateurs arithmétiques	324
3.5.9	Remarques	324
3.6	Synthèse des compteurs	325
3.6.1	Constitution interne d'un compteur	325
3.6.2	Synthèse d'un compteur asynchrone	326
3.6.3	Synthèse d'un compteur synchrone et application	327
3.6.4	Bibliographie complémentaire	330
3.7	Expressions régulières et automates à états finis	330
3.7.1	Définition préalable	330
3.7.2	Expressions régulières	330
3.7.3	Les automates à états finis	332
3.7.4	Correspondance	333
3.8	Conséquences d'une implémentation physique	334
3.8.1	Les aléas séquentiels	334
3.8.2	Règles d'or de la conception	334
3.9	Conclusion	336
3.10	Exercices	337
3.11	Références bibliographiques	339
	Conclusion et perspective	349
	Liste des tableaux	351
	Index	353